

原子層沉積製程技術—前驅物測試與設備開發

Atomic Layer Deposition Process Technology-Precursor Testing and Equipment Development

原子層堆積プロセス技術—前駆体テスト及び設備の開発

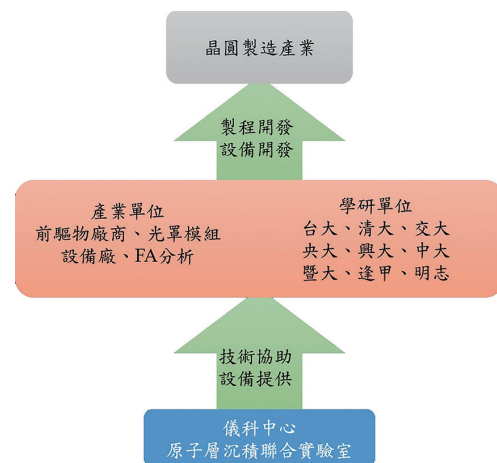
文・圖／國研院儀科中心 余友軒

1971年英特爾（Intel）提出了摩爾定律，預測積體電路的發展趨勢。此定律支配 IC 發展近 50 年的時間，但隨著元件尺寸縮小，線寬達到小型化的「原子尺寸」時，材料的物理、化學特性將發生變化，致使採用現行工藝的半導體器件不能正常工作，摩爾定律將受到嚴峻的挑戰。為了延續半導體技術發展，改變電晶體的設計，由傳統 2D 平面設計改為 3D 結構為其中一個突破口。但隨著元件微小化，結構複雜化，傳統的物理氣相沉積（physical vapor deposition, PVD）鍍膜或化學氣相沉積（chemical vapor deposition, CVD）鍍膜，都已無法滿足製程需求，因此尋求可以在小尺寸、複雜結構上製作高覆蓋特性薄膜（厚度 < 10 nm）的製程技術，成為半導體產業發展中的一項重要課題。原子層沉積（atomic layer deposition, ALD）因具有高階梯覆蓋率、高厚度均勻性、低溫製程及原子級膜厚控制等優勢，能滿足上述半導體產業需求而受到重視，相關製程技術與設備已逐步取代傳統製程技術，吸引產學界競相投入 ALD 材料及設備開發。臺灣為全球半導體產業發展重要成員，半導體產業產值亦占我國年度 GDP 相當比重，因此掌握最新 ALD 製程的關鍵技術至關重要。

在 ALD 製程技術中，前驅物的選用與製程設備開發為其中兩個重要環節。在前驅物的選用上，早期 ALD 製程多沿用傳統 CVD 製程使用的前驅物，但隨著材料特性、製程溫度等改變，傳統 CVD 前驅物已無法滿足需求，新穎前驅物開發逐漸受到重

視。另一方面，製程設備影響產品的良率與產能，也直接影響成本及收益。一臺合適的 ALD 製程設備須符合真空製程的要求，亦須配合製程前驅物進行相應的設計，以提升良率與產能。目前臺灣半導體產業設備供應鏈中，鮮少具競爭力的薄膜製程設備供應商，國內半導體廠需仰賴國外設備商提供製程設備及前驅物材料，造成業者在成本上的負擔及技術上的限制，更無法掌控未來技術的發展藍圖。

為了維持臺灣半導體產業在國際上的競爭力，國內產學研各界均已投入 ALD 製程技術相關開發。國內如清華大學、交通大學等研究單位與業界合作，開發新穎前驅物與材料以滿足次世代製程需求，設備大廠亦著手投入 ALD 製程設備開發；ALD 製程技術應用於其他如光電、能源等領域的研究更



▲ 國研院儀科中心成立「原子層沉積聯合實驗室」，支援國內產學研發展 ALD 前瞻技術與設備，提升整體展業競爭力。

是不計其數。國家實驗研究院儀科中心亦憑藉過往在真空機構開發與 ALD 製程驗證的經驗，成立「原子層沉積聯合實驗室」，聚焦原子層沉積前驅物與製程設備開發，提供半導體製造業測試與開發驗證之服務平臺（圖 1）。除了提供合適載具給前驅物開發者，進行前驅物與製程之驗證，並結合中心薄膜量測設備，取得薄膜基本特性，作為下階段晶圓等級測試參考。另外，針對不同產業需求，原子層沉積聯合實驗室設計專用 ALD 真空腔體以及輔助機構，提供客製化的 ALD 系統設計及整合服務。在此平臺構架下，國研院儀科中心與國內學研界合作進行新穎前驅物以及材料開發，並協助學界建置研發型 ALD 製程設備，降低國內學研界切入先進 ALD

製程技術之門檻，更規劃與國內半導體設備廠，共同開發大型量產設備，實現設備在地化目標。

半導體元件朝尺寸微小或與結構複雜化的方向發展，已是不可避免的趨勢，ALD 做為能滿足此需求的製程技術，具有高度研發價值，可否掌握其中關鍵技術，對於臺灣半導體產業十分重要。本院儀科中心作為國內產業升級的協力者，以提升我國學術研究水準與高科技產業儀器技術為發展目標，藉由成立「原子層沉積聯合實驗室」，連接學研界與產業界，掌握前瞻技術新趨勢，使 ALD 製程技術與設備於臺灣紮根，提升整體產業競爭力。